

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-121839

(43)Date of publication of application : 18.05.1993

(51)Int.Cl.

H01S 3/18
H01L 21/205

(21)Application number : 03-283340

(71)Applicant : MITSUBISHI KASEI CORP

(22)Date of filing : 29.10.1991

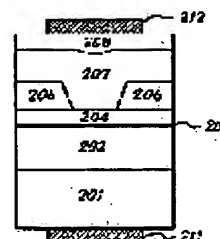
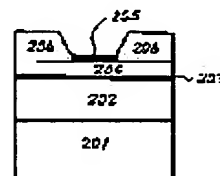
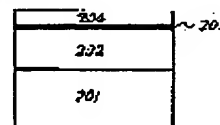
(72)Inventor : SHIMOYAMA KENJI
FUJII KATSUSHI
GOTO HIDEKI

(54) SEMICONDUCTOR LASER AND ITS MANUFACTURING METHOD

(57)Abstract:

PURPOSE: To provide a clad layer remaining on a face with an exact film thickness, and realize stable improved laser characteristics, by growing the clad layer on the face up to a thickness adequate for the laser characteristics in a first growing step, and eliminating an etching step.

CONSTITUTION: In a first growth step, a first clad layer 202, an activated 203, and a second clad layer 204 are formed on a semiconductor substrate 201 so that a double hetero-structure is constituted. A selective-growth protective film 205 is formed in a place intended to grow a stripe region that carries an electric current. In a secondary growth step, a current block layer 206 is selectively grown up to a desired film thickness. After the selective-growth protective film 205 is removed, a third clad layer 207 that carries an electric current and a contact layer 208 are grown in a third growth step. Consequently, an exact film thickness can be achieved since the clad layer on the face is grown up to a film thickness adequate for laser characteristics in the first growth step and an etching step is eliminated.



LEGAL STATUS

[Date of request for examination]

22.10.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3243808

[Date of registration]

26.10.2001

[Number of appeal against examiner's decision]

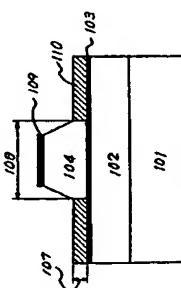
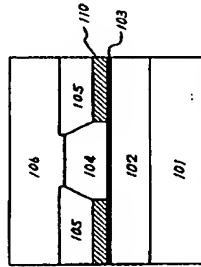
(51)Int.C ¹	横断図	F I	技術分野
H 01 S 3/18 H 01 L 21/205	9170-4M 7454-4M		技術分野
(21)出願番号	特開平3-283340	(71)出願人	00005968 三菱化成株式会社 東京都千代田区丸の内二丁目5番2号 下山 健司 茨城県牛久市東藤六町1000番地 三菱化成株式会社総合研究所内 藤井 司 茨城県牛久市東藤六町1000番地 三菱化成株式会社総合研究所内 後藤 秀雄 茨城県牛久市東藤六町1000番地 三菱化成株式会社総合研究所内 (74)代理人 弁理士 長谷川 一 (外1名)
(22)出願日	平成3年(1991)10月29日	(72)発明者	

(54)【発明の名称】 半導体レーザーおよびその製造方法

(57)【要約】

【構成】 半導体基板上に1回目成長としてレーザの特性上所要のクラッド層をもつダブルヘテロ構造を形成し、しかもその電流が注入されるためのストライプ領域上に選択成長保護膜を形成し、2回目の成長として、電流ブロック層を所要の厚さ選択的に成長させ、さらに選択成長保護膜を取り除いたのちに、3回目の成長として電流を注入するための第2のクラッド層およびコンタクト層を成長させる半導体レーザーの製造方法において、1回目成長時にエッチング工程を用いず、所要のクラッド層の厚さをダブルヘテロ構造に形成することを特徴とする半導体レーザーの製造方法。

【効果】 本発明により、特性の均一な半導体レーザーを分りよく得ることができ半導体レーザーの製造方法を提供する。



【特許請求の範囲】

【請求項1】 半導体基板上に1回目の成長として、第1のダブルヘテロ構造を形成し、しかもその電流が注入されるストライプ領域を形成し、2回目の成長として、電流ブロック層を所要の厚さ選択的に成長させ、さらに選択成長保護膜を形成し、2回目の成長として、電流ブロック層を所要の厚さ選択的に成長させ、さらに選択成長保護膜を取り除いたのちに、3回目の成長として、電流を注入するための第3のクラッド層を成長させる半導体レーザーの製造方法において、1回目成長時にエッチング工程を用いず、所要のクラッド層の厚さをダブルヘテロ構造に形成することを特徴とする方法。

【請求項2】 請求項1記載の製造方法であって、1回目の成長において成長基板上にクラッド層の品質劣化を防ぐための薄膜を1回目の成長終了後選択的に成長させ、2回目および3回目の成長直前に取り除き、2回目、3回目成長をそれに連続して行うことを特徴とする半導体レーザーの製造方法。

【請求項3】 請求項2記載の薄膜の除去を、MOCVD (有機金属を用いた気相成長法) 反応管内で、ハロゲン系のエッチングガスを用いて行い、さらに選択的に2回目および3回目の結晶成長を行うことを特徴とする半導体レーザーの製造方法。

【請求項4】 請求項1及び3記載の製造方法により製造された半導体レーザー。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体レーザーの製造方法に関する。

【0002】

【従来の技術】 よく利用されている半導体レーザーの構造に、インナーストライプ構造と呼ばれるものがある。図1(a)にその例を示す。101は基板、102はn型クラッド層、103は活性層、104はp型クラッド層、105は電流ブロック層、106はコンタクト層である。ここで電流ブロック層はレーザ発振に必要な電流を遮断すると同時に電流方向にも屈折率差をつけることで、横モードを制御している。通常このような構造は102、103及び104各層から構成されるダブルヘテロ(DH)構造に、必要に応じて、薄いキャップ層を成長させたのち、エッチングにより図1(b)に示すようなリッジを形成し、しかもその上にブロック層を選択的に成長させ、さらにコンタクト層を全面に成長させることにより作られている。

【0003】

【発明が解決しようとする課題】 このようにして作られた半導体レーザーの特性は図1(b)に示すブロック層下のクラッド層の厚みd p (107) (以下クラッド層厚)と関係が深く、リッジ幅W (108) 方法、により容易に達成される。

で決定される。例えばd pが厚くなると動作電流が上昇するが、耐熱性は改善される。逆にd pが薄くなるると、動作電流は減少するが、耐熱性は弱くなる。またWは広くすると、横方向の光広がりが小さくなり、狭くすると光広がりが大きくなる。所要の半導体レーザーを歩留りよく得るためには、この二つの値を厳しく制御してやる必要がある。しかし従来の方法では、そもそもDH構造を作ったとき、結晶成長の均一性の問題から、d pの値は大きな分布を持つ。たとえ結晶成長の厚の均一性が±10%であったとしても、DH成長時の上部クラッド層(104)の厚みが1μmとすると、クラッド層の厚みはほぼ±0.1μmのばらつきを持つ。そのためエッチングしたときは、その厚みのばらつきそのまま残ってしまう。例えば中心値が0.3μmであれば、0.3±0.1μmすなわち0.2から0.4μmまでばらついてしまう。このような場合780nm程度の発振長を持つAlGaAs系の半導体レーザーでは5mW出力するのに必要な動作電流が40から70mA程度にばらついてしまう。さらには強い中心値もエッチングで厳密に制御することは困難である。またWの制御に關しても、リッジ形成時クラッド層がエッチング保護膜下でサイドエッチングされることにより、困難さがあある。以上のように所要の特性がそろう半導体レーザーを歩留りよく得ることは、従来の方法、すなわちエッチングでリッジを形成するという方法では、困難であった。

【0004】

【課題を解決するための手段】 そこで本発明者は、鋭意検討の結果、かかる課題がクラッド層厚d pの制御とエッチング精度が不十分であるためであることに注目し、クラッド層厚d pの制御とエッチング工程を用いずに行なうことにより、クラッド層厚d pをより正確にするのみならず、クラッド層のメサ形状をも整ったものになり、その結果レーザー特性が安定、向上することを見出し本発明に到達した。

【0005】 すなわち本発明の目的は、所要の特性にそろう半導体レーザーを歩留りよく提供する半導体レーザーの製造方法を提供することにある。かかる目的は、半導体基板上に1回目の成長として、第1のクラッド層、活性層及び第2クラッド層から構成されるダブルヘテロ構造を形成し、しかもその電流が注入されるストライプ領域を形成し、2回目の成長として、電流ブロック層を所要の厚さ選択的に成長させ、さらに選択成長保護膜を取り除いたのちに、3回目の成長として、電流を注入するための第3のクラッド層及びコンタクト層を成長させる半導体レーザーの製造方法において、1回目成長時に形成される表面側クラッド層の厚さをレーザー特性上必要とされる厚さに成長させ、特に、エッチング工程を用いず、所要の厚さに成長させる。

【0006】以下本発明をより詳細に説明する。まずd pの値は(a)で示す第1回目のDH成長で決定する。図2に本発明の製造法の説明図を示す。(201)は半導体基板、(202)は第1のクラッド層、(203)は活性層、(204)は第2のクラッド層と逆の伝導型である第2のクラッド層である。dpはこの第2のクラッド層の厚みとなる。最近重要になっているMOCVD法(有機金属化合物法)や、MBE(分子線蒸着法)法を用い、例えば型に土数の精度で制御することは問題ない。またそのとき、数%のウェーハ内均一性を±10%に調節することも容易である。このように1回目の成長のみでdpの値を決定してやれば、例えばdpの目標値を0.3μmとしたとき、得られるdpの値は、0.3±0.03μm程度のばらつきに抑えることができる。

【0007】次にブロック層の形成は、電流を流す部分を選択成長時の保護膜で覆い、選択的な成長を行えば良い。例えば0.1μm程度の選択成長保護膜を図2(a)で示したDH構造を持つウェーハ上に形成し、その後フロッグリング法で電流パスとなる領域のみストライプ状に保護膜を剥し、その後選択的にブロック層のみを成長させれば良い。2回目の成長後の様子を図2(b)に示す。(205)は電流パス領域にストライプ状に露出した選択成長の保護膜、(206)は選択的に成長した高抵抗膜または、第2のクラッド層と逆の伝導型を持つブロック層である。ストライプ形状にはエンチングを用いるが、その厚みが薄いので、サイドエッチングの影響を受けることもほとんどなく、均一性に優れたストライプを得ることができる。

【0008】次に選択成長保護膜を取り除き、第2のクラッド層と同じ伝導型を持つ第3のクラッド層と、電極を付けるためのコンタクト層を成長させる。図2(c)にこのようにして作製した半導体レーザを示す。(207)は第3のクラッド層、(208)はコンタクト層である。(211)と(212)は電極である。

【0009】このような作製プロセスをすれば、従来の課題を解決することができる。しかしながら、この方法の課題は第1回目に成長したDH構造の表面がプロセスにより劣化した、材料によっては酸化等やリッジ部分の再成長表面で電流が流れにくくなるという問題がある。この問題については以下の方で対処されたい。すなわち第1回目のDH成長時に表面に薄い保護膜を連続的に形成しておき、第2回目及び第3回目の成長直前にその保護膜を取り除けばよい。このとき保護膜は半導体でよく、望ましくは第1のクラッド層とエッチングに選択性があればなおよい。しかしこの方法でも第2のクラッド層によっては、酸化しやすいなどの問題があり、再成長表面の品質を劣化させることがある。そのようなときは再成長をMOCVDなどの選択成長が可能な気相成長法でよい。その成長開始直前にハロ

ゲン系のエッチングガス例えば塩化水素などのガスにより、反応管内で気相エッチングにより薄い保護膜を取り除き、しかるの連続的に再成長を行えばよい。以上のような作製プロセスにより、再成長表面における品質の劣化を招かない所望の特性に特性がそろった半導体レーザを得、歩留り良く作ることができる。

【0010】

【実施例】以下本発明を実施例を用いて説明するが本発明はその要旨を越えない限り、実施例に限定されるものではない。図3にその要旨を示す。まず図3(a)に示すように、MOCVD法でn型GaAs基板301上にn型Al_{0.5}Ga_{0.5}Asクラッド層302を1μm、活性層としてp型Al_{0.14}Ga_{0.86}As層303を0.09μm、p型Al_{0.5}Ga_{0.5}Asクラッド層304を0.3μm、p型GaAs保護層305を0.02μm成長させた。このとき2インチ直径のウェーハ内でp型クラッド層の厚みは0.28から0.32μmの間で分布していた。次にプラズマCVD法でSiNx選択保護膜306を0.1μm成長し、その後5μmのストライプを図3(b)に示すように形成した。このときストライプ幅の分布は4.9から5.2μmの間であった。

【0011】次に、MOCVD反応管内に、この基板を設置し、第2回目の成長と同じ温度でHClガス流し、流した時間を制御することにより、GaAs保護層305を除去したのちに2回目の成長をおこなった。このとき2回目に成長したブロック層はn型GaAs層307で、厚みは0.7μmとした。図3(c)は2回目の成長が終了した状態である。但しこの場合GaAs層305をHClガスで除去しなくとも得られた特性に大きな差はない。これは電流パスでないためであ

る。

【0012】次に、ストライプ状に残っていたSiNx選択保護膜306を取り除いた後再びMOCVD反応管内に基板を設置し、上記2回目成長と同様にGaAs保護層305を取り除いた後、第2のp型Al_{0.5}Ga_{0.5}Asクラッド層308を0.8μmさらにp型GaAsコンタクト層309を2μm成長させた。この場合HClによるGaAs層305の除去を行わないと、半導体レーザの抵抗値の上昇や、GaAs層305での光吸収による出力の低下が見られた。

【0013】最後に電極を付けるためのプロセスを行った。(d)にその構造を示す。組立てたあとレーザ特性の評価を行った。作製したレーザは2インチウェーハ内でチップ数約500個のうちの95%が良好な特性を示した。このとき5mW出力時の動作電流は45mAから49mAの範囲に分布していた。これは従来の分布に比べるるとはるかに小さい分布であった。又横方向の光広がりの分布は10.8°から11.1°までの0.3°の幅であり、従来の分布の幅が1.5°程度あったのにくらべると、これもまたはるかに小さい分布であ

った。このように本発明の方法を用いると所望のレーザ特性に特性のそろった半導体レーザを歩留りよく作製でき、産業上の普及は大きい。また実施例ではAlGaAs系の半導体レーザを示したが、他の材料系にも適用できることは明白である。

【0014】

【発明の効果】本発明により、特性の均一な半導体レーザを容易に分留りよく得ることができる半導体レーザの製造方法を提供しよう。

101: 半導体基板
102: n型クラッド層
103: 活性層
104: p型クラッド層
105: 電流ブロック層
106: コンタクト層
107: クラッド層剥し膜厚dp
108: リッジ幅
109: 選択成長保護膜
301: n型GaAs基板
302: n型Al_{0.5}Ga_{0.5}Asクラッド層厚さ1μm
303: p型Al_{0.14}Ga_{0.86}As活性層厚さ0.09μm
304: p型Al_{0.5}Ga_{0.5}Asクラッド層厚さ0.3μm
305: p型GaAs保護層厚さ0.02μm
306: SiNx選択保護膜厚さ0.1μm市5μm
307: n型GaAs基板ブロック層厚さ0.7μm
201: 半導体基板
202: 第1のクラッド層
203: 活性層
204: 第1のクラッド層と逆の伝導型である第2のクラッド層
205: 選択成長保護膜
206: 電流ブロック層
207: 第3のクラッド層
208: コンタクト層
211: 電極
212: 電極
308: 第2のp型クラッド層厚さ0.8μm
309: p型GaAsコンタクト層厚さ2μm

